TARGET188EB

Benutzerhandbuch

Produktinformation

Vollständige Informationen über andere Arcom Produkte sind über das Faxabruf-System erhältlich(die Telefonnummern sind unten aufgeführt) oder auf unserer Website in GB: www.arcom.co.uk oder in den USA: www.arcomcontrols.com

Nützliche Kontaktinformationen

Kundendienst

Tel: +44 (0)1223 412 428
Fax: +44 (0)1223 403 400
Email: support@arcom.co.uk

Verkauf

Tel: +44 (0)1223 411 200
Fax: +44 (0)1223 410 457
Email: sales@arcom.co.uk

Großbritannien
Arcom Control Systems Ltd
Clifton Rd
Cambridge CB1 7EA
UK
Tel: 01223 411200
Fax: 01223 410457
FoD: 01223 240600

Vereinigte Staaten
Arcom Control Systems Inc
13510 South Oak Street
Kansas City MO
64145 USA
Tel: 816 941 7025
Fax: 816 941 0343
FoD: 800 747 1097

Deutschland
Kostenlose Infoline:
Tel: 0130 824 511
Fax: 0130 824 512
FoD: 0130 860 449

Belgien
Groen Nummer:
Tel: 0800 7 3192
Fax: 0800 7 3191
FoD:+44(0) 1223 240600

Frankreich
Tel: 0800 90 84 06
Fax: 0800 90 23 80
FoD: 0800 90 23 80

Italien
Numero Verde:
Tel: 1677 90841
Fax: 1677 80841
FoD: 1678 73600

Niederlande
Gratis 0800 Nummer:
Tel: 0800 0221136
Fax: 0800 0221148
FoD:+44(0) 1223 240600

Während das Arcom Verkaufsteam Ihnen jederzeit zur Verfügung steht, um Ihnen bei Ihrer Entscheidung zu helfen, trägt einzig der Käufer die ausschließliche Verantwortung für die Wahl der Leiterplatten oder der Systeme. Arcoms vollständige Haftung im Hinblick auf die Leiterplatten oder Systeme ist in den Standardverkaufsbedingungen und -konditionen aufgeführt.

Wenn Sie beabsichtigen, Ihre eigene Software in maschinenorientierter Programmiersprache zu schreiben, können Sie mit dem Ausgangscode auf der mitgelieferten Diskette beginnen. Dies ist Beispielcode, der nur zur Veranschaulichung für den Gebrauch mit Arcom Produkten gedacht ist. Er ist nicht kommerziell getestet worden. Es wird keine Garantie in bezug auf den Code ausgegeben, und Arcom unterliegt in keinster Weise irgendeiner Haftung, die in irgendeiner Weise aus der Verwendung dieses Codes resultiert.

© 1997 Arcom Control Systems Ltd
Arcom Control Systems ist eine Tochtergesellschaft der Fairey Group plc.
Alle Warenzeichen werden anerkannt.

Certificate No. FM 12961

Arcom Control Systems Ltd verwendet firmenweit ein Qualitätsmanagement - System, dem von der British Standards Institution (BSI) die Bescheinigung für die Entsprechung mit ISO9001:1994 zuerkannt wurde.

Arcom CONTROL SYSTEMS

Inhalt

Änderungen 3

Vorwort 4

Das Handbuch 4
Benennungskonventionen 4
Probleme? 4
Inhalt - Packliste 4
Dienstprogrammdisketten 4
Antistatische Handhabung 5
Elektromagnetische Verträglichkeit (EMV) 5
Verpacken 5

Abschnitt 1. Einleitung 6

Abschnitt 2. Arbeitsbeginn 7

Was wird benötigt? 7
Installation 7

Abschnitt 3. Jumper und Optionen 8

Standardjumperpositionen 8
Konfiguration des Benutzers 11

Abschnitt 4. Verwendung der TARGET188EB 12

Programmierbarer Speicher und I/O-Abbildung 12
Speicherabbildung nach dem Einschalten/Rücksetzen 13
Platinenintegrierte Kontrollregister 14
Benutzerjumper und LEDs 15
Interrupt-Zuordnungen 15
Paralleler I/O-Anschluß 15
STEbus-Unterstützung 15
PC/104-Unterstützung 15
Batteriepufferung 15
Dienstprogrammdisketten 15
Der nächste Schritt 15

Abschnitt 5. Fehlersuche 18

Anhang A. Technische Daten 19

Anhang B. Anschlüsse 20

Anhang C. Weitere Informationen 24

STEbus und TARGET188EB 24
PC/104 und TARGET188EB 24
Wechselwirkung von STEbus und PC/104 mit TARGET188EB 25

Anhang D. Bibliographie 26

Appendix E. Änderungen der Produktausgabe 27

Änderungen

Handbuch Version/Ausgabe	Gedruckte Schaltung	Anmerkungen	
A	V1 Ausgabe 1	961107	Erste Ausgabe
B	V1 Ausgabe 1	961218	Bearbeitung von Anhang F, Schaltpläne
C	V1 Ausgabe 1	981217	[ECO2717 und ECO2784]

Vorwort

Das Handbuch

Dieses Handbuch gibt Einzelheiten über den Betrieb und die Funktionsmerkmale der Arcom-Platinen TARGET188EB. Es soll einen Leitfaden zum Kennenlernen des Entwicklungssatzes TARGET188EB und auch ein Nachschlagewerk für die Hardwaremerkmale der Platine darstellen.

Benennungskonventionen

In diesem Handbuch bedeutet ein Sternchen '*' nach einem Signalnamen, daß das aktive Signal im L-Zustand ist (z.B. DATACK*).

Alle Zahlen sind Dezimalzahlen, wenn nichts anderes angegeben ist. Wenn einer Zahl ein 'h' vorangestellt ist, wird der Wert im Hexadezimalformat angegeben.

Probleme?

Sie finden Ausführliche Informationen, wir Sie mit den einzelnen Abteilungen bei Arcom in Kontakt treten können, auf Seite 1 in diesem Handbuch.

Inhalt - Packliste

Das TARGET188EB sollte folgendes enthalten:

- ein TARGET188EB in einem versiegelten antistatischen Beutel
- ein Schriftstück mit dem Titel ‚Benutzerhandbuch TARGET188EB' (das vorliegende Handbuch)
- ein Schriftstück mit dem Titel ‚Monitor für die 188EB-Zielplatine'
- ein Schriftstück mit dem Titel ‚Schnellstart für den 188EB-Zielprozessor'
- eine hochdichte Diskette 3 ½" namens ‚TARGET188EB Board Software Library' (Softwarebibliothek TARGET188EB-Platine)

Im Entwicklungssatz TARGET 188EB befinden sich ferner:

- ein Entwicklungsschnittstellenmodul SVIF1 (SourceView Interface 1)
- ein Entwicklungsschnittstellenkabel CAB-SVIF1
- eine hochdichte Diskette 3 ½" namens ‚TARGET188EB SourceVIEW'
- ein Schriftstück mit dem Titel ‚TARGET188EB SourceVIEW'
- eine hochdichte Diskette 3 ½" namens ‚TARGET188EB Monitor Disk' (Monitordiskette TARGET188EB)
- eine hochdichte Diskette 3 ½" namens ‚TARGET188EB Board Software Library' (Softwarebibliothek TARGET188EB-Platine)
- eine hochdichte Diskette 3 ½" namens ‚TARGET188EB SourceVIEW' (nur Entwicklungssatz)

Dienstprogrammdisketten

TARGET188EB wird mit zwei Dienstprogrammdisketten geliefert. Eine enthält den Quellcode und den assemblierten Code der Monitorsoftware, die auf der Platine vorinstalliert ist, zusammen mit einem Dienstprogramm zur Umwandlung des assemblierten Codes in Intel-Hex-Format, damit der Code über den Monitor in die Platine geladen werden kann. Die zweite Diskette enthält C-Bibliotheksroutinen zum Einrichten und Steuern der Platine und zum Einsatz in Anwendungscode zusammen mit einem Softwarebibliothekshandbuch für die TARGET188EB-Platine auf Diskette.

Der Entwicklungssatz enthält eine dritte Diskette mit Arcoms Entwicklungs- und Debugging-Umgebung SourceVIEW zum Einsatz mit TARGET188EB.

Antistatische Handhabung

Diese Leiterplatte enthält CMOS-Einrichtungen, die beschädigt werden können, wenn statische Elektrizität durch sie entladen wird. Bei Handhabung der Leiterplatte sind immer antistatische Vorsichtsmaßnahmen zu ergreifen, und die Leiterplatte ist immer in einem antistatischen Arbeitsbereich auszupacken und zu installieren.

Elektromagnetische Verträglichkeit (EMV)

TARGET188EB ist bezüglich der EMV-Vorschriften der Europäischen Gemeinschaft als ‘Bauteil’ klassifiziert, und der Benutzer ist dafür verantwortlich sicherzustellen, daß die Systeme, in denen die Platine verwendet wird, die entsprechenden EMV-Normen erfüllen.

Wenn TARGET188EB in einem Arcom-Gehäuse CRATE3CE eingesetzt wird, hat die Platine unter Arcoms technischen STEbus-Bauunterlagen die CE-Zulassung.

Verpacken

Wenn eine Platine an Arcom zurückgeschickt werden soll, ist darauf zu achten, daß sie angemessen verpackt ist die Platine in einen antistatischen Beutel packen, und dann einen Karton, keinen Umschlag verwenden, um die Platine zu schützen. Wenn möglich, die Originalverpackung aufbewahren.

Abschnitt 1. Einleitung

TARGET188EB ist eine CPU-Platine in Eurocard-Größe, die speziell für eingebettete Anwendungen entwickelt wurde und die folgenden Funktionsmerkmale bietet:

- Intel-Mikroprozessor 188EB mit 25 MHz
- 8-bit Erweiterungsschnittstelle STEbus
- 8-bit Erweiterungsschnittstelle PC/104
- 128KB SRAM als Standard, 256KB wahlweise erhältlich (8-bit-Zugriff)
- 128KB 5V Flash Steck-EPROM als Standard eingebaut (8-bit-Zugriff) mit speicherresidenter Monitorsoftware
- Buchse für weiteres 32/64/128/256KB ROM, bei dem es sich um ein 5V Flash EPROM handeln kann.
- Programmierbarer Speicher und I/O-Abbildung
- Zwei serielle Kommunikationsanschlüsse RS232 von 120 Kbaud (max.) (ein Zilog 85230 SCC)
- Überwachungszeitgeber
- ein digitaler TTL-Ausgangsport 8 bit
- ein digitaler TTL-Eingangsport 8 bit
- ein digitaler TTL-Eingangs-/Ausgangsport 8 bit
- flexible Hardware-Interruptunterstützung
- Softwareentwicklungs-/Ladeport (Port SVIF1)
- Zwei Benutzerjumper
- Zwei Benutzer-LEDs und ein +5V Strom-LED

TARGET188EB ist in zwei Varianten erhältlich:

Variantenname	Spezifikation
TARGET188EB	STEbus Master und PC/104 Master 128k SRAM
TARGET188EB-H	Steuereinrichtungen STEbus Master und PC/104 Master 256k SRAM
TARGET188EB-SBC	nur PC/104 Master, 128K SRAM
TARGET188EB-SBC-H	nur PC/104 Master, 256K SRAM

Dieses Handbuch behandelt beide Varianten.

TARGET188EB wird mit einem in ein 128K EPROM eingebrannten Softwaremonitor geliefert, der das einfache Ausprobieren der Platine und das Herunterladen von Anwendungscode ermöglicht. Das ‘Fern’-Zielteil der Entwicklungssoftware SourceVIEW von Arcom ist ebenfalls in ROM gebrannt. Wenn die Platine mit dem Entwicklungssatz TARGET188EB verwendet wird, kann der Benutzer Anwendungssoftware sehr schnell entwickeln und austesten.

Abschnitt 2. Arbeitsbeginn

Dieser Abschnitt soll dem Benutzer dabei helfen, mit den Funktionen der TARGET188EB vertraut zu werden, und er erklärt die Verwendung der Monitorsoftware. Dieser Abschnitt geht davon aus, daß Sie die im Entwicklungssatz enthaltenen Kabel besitzen.

Was wird benötigt?

- Entwicklungssatz TARGET188EB
- STEbus-Rahmen und Rückwandplatine mit Netzteil ODER
- Netzteil (+5V bei mindestens 1A) an PL4 angeschlossen (vgl. Anhang B - Anschlüsse)
- IBM PC/AT-kompatibler Computer mit Terminalemulationssoftware

Installation und Einschalten des Monitors

Ausführlichere Anweisungen mit Zeichnungen finden sich im Schnellstarthandbuch TARGET188EB.

1. Die Jumper auf der Steckkarte TARGET188EB müssen sich in der Standardkonfiguration befinden (vgl. Abschnitt 3 - Jumper und Optionen).
2. Kabel CAB-SVIF1 aus dem Entwicklungssatz TARGET188EB nehmen und den 10-poligen Anschluß des Flachkabels an den Verteilerkanal SVIF1 PL2 anschließen.
3. PL1 von SVIF1 in PL2 auf TARGET188EB stecken (Softwareentwicklungs-/Ladeanschluß). Der Körper des SVIF1 sollte über der TARGET188EB liegen.
4. Die TARGET188EB im STEbus-Rahmen ausrichten, bis sie in einen der Anschlüsse der Rückwandplatine eingreift.

ODER

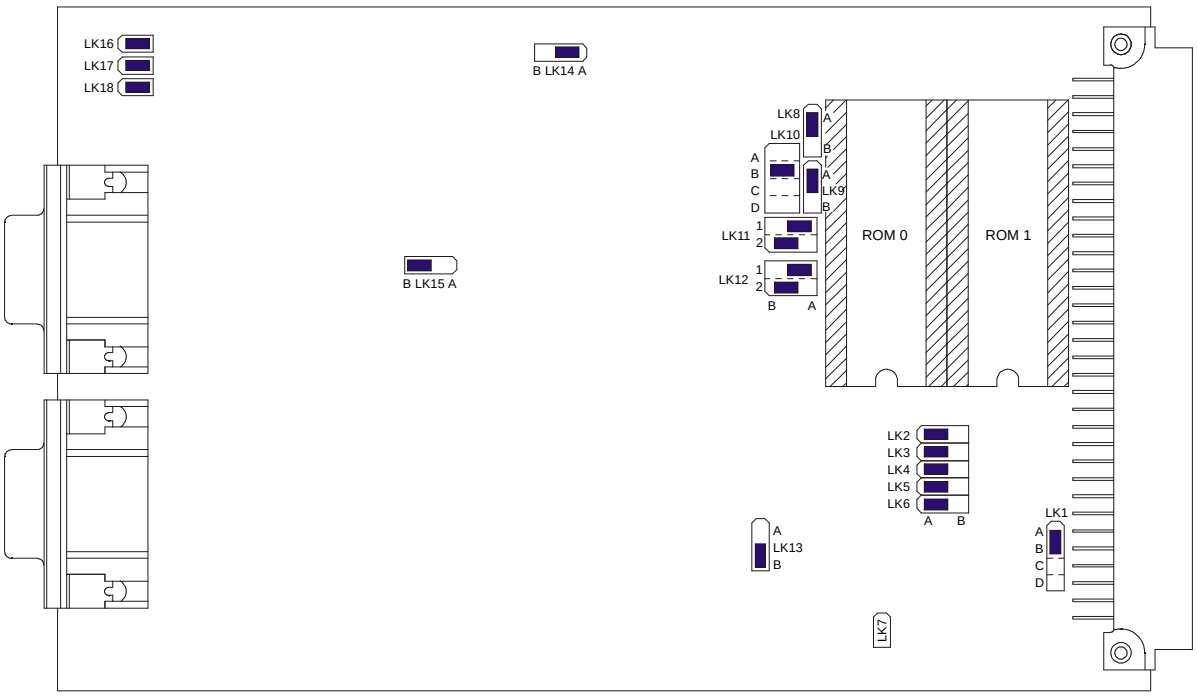
5. Das Netzteilkabel +5V an Stift 2 des Schraubklemmenblocks PL4 und das 0V-Kabel entweder an Stift 5 oder Stift 6 des Klemmenblocks anschließen.
6. Den 9-poligen D-Stecker des Kabels CAB SVIF1, der mit Channel B markiert ist, in einen der COM-Anschlüsse des PC/AT-Computers stecken.
7. Die Terminalemulationssoftware auf dem PC/AT für die Kommunikation über den entsprechenden COM-Anschluß mit 19200 Baud und 8 Datenbits, keiner Parität und 1 Stoppbit konfigurieren. Das Protokoll auf ‘none’ (keins) stellen.
8. Den STEbus-Rahmen ODER das Netzteil einschalten - die Strom-LED auf der TARGET188EB leuchtet auf.
9. Der Terminalemulator zeigt folgendes an (die Softwareversion kann sich ändern):

```
--==<< TARGMON188 TARGET MINI-MONITOR >>==--
            Version 1.02
Copyright (C) Arcom Control Systems 1996
0100>
```

Die Monitorsoftware läuft jetzt und kann verwendet werden, um viele Bereiche der Platine zu verwenden. Der Monitor unterstützt außerdem das Herunterladen von Code aus einem Terminalemulator und das Programmieren von Flash ROM. Die Taste ‘H’ drücken, um eine Liste der Befehle aufzurufen. Ein vollständiges Handbuch für den Betrieb des Monitors wird mit der TARGET188EB versandt. ‘Abschnitt 4 - Verwendung der TARGET188EB’ beschreibt den Betrieb der Platine im Einzelnen und beschreibt die Werkzeuge, die für die Entwicklung von Anwendungscode für die Platine zur Verfügung stehen.

Abschnitt 3. Jumper und Optionen

Standardjumperpositionen



Hinweis: Ein '+' neben einer Jumperposition zeigt die Standardversandposition an.

LK1(Jumper 1). STEbus SYSRST*

LK1	Funktion
+A	Platine sendet SYSRST* zur Rückwandplatine
B	Platine erhält SYSRST* von der Rückwandplatine
C	Platine kann nur durch an PL3 angeschlossene Taste rückgesetzt werden

LK2. INT3-Quellenwahl (1 Jumper von 2)

LK2	Funktion
+A	PC/104 IRQ7 oder STEbus TFRERR* (vgl. auch LK13)
B	STEbus ATNRQ3*

LK3. INT2-Quellenwahl

LK3	Funktion
+A	PC/104 IRQ5
B	STEbus ATNRQ2*

LK4. INT0-Quellenwahl

LK4	Funktion
+A	PC/104 IRQ3
B	STEbus ATNRQ0*

LK5. NMI-Quellenwahl

LK5	Funktion
+A	Schnittstellenanschluß SIFI (SourceVIEW)
B	STEbus TFRERR*

LK6. INT1-Quellenwahl

LK6	Funktion
+A	PC/104 IRQ4
B	STEbus ATNRQ1*

LK7. SRAM-Batteriepufferung von PL4

LK7	Funktion
+auslassen	STEbus wird verwendet - VSTBY von PL1
einsetzen	STEbus wird nicht verwendet - VSTBY von PL4 Stift 1

LK8. ROM1 Schreiben freigegeben

LK8	Funktion
+A	Schreiben zu ROM1 freigegeben
B	Schreiben zu ROM1 gesperrt

LK9. ROM0 Schreiben freigegeben

LK9	Funktion
+A	Schreiben zu ROM0 freigegeben
B	Schreiben zu ROM0 gesperrt

LK10. ROM-Größenwahl (ROM0 & ROM1) - vgl. auch LK11 & LK12

LK10	Funktion
A	256k EPROMs eingebaut
B	128k EPROMs eingebaut
C	64k EPROMs eingebaut
D	32k EPROMs eingebaut

LK11. ROM0-Größenwahl - vgl. auch LK10 & LK12

LK11	1A	1B	2A	2B
EPROM-Größe				
32K	auslassen	einsetzen	X	X
64K	einsetzen	auslassen	X	X
128K	einsetzen	auslassen	auslassen	einsetzen
256K	einsetzen	auslassen	einsetzen	auslassen

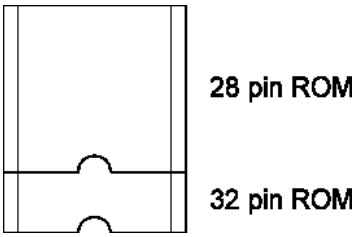
Hinweis: Für einen zusammenhängenden ROM-Adreßbereich müssen beide EPROMs dieselbe Größe haben.

LK12. ROM1-Größenwahl - vgl. auch LK10 & LK11

LK12	1A	1B	2A	2B
EPROM-Größe				
32K	auslassen	einsetzen	X	X
64K	einsetzen	auslassen	X	X
128K	einsetzen	auslassen	auslassen	einsetzen
256K	einsetzen	auslassen	einsetzen	auslassen

Hinweis: Für einen zusammenhängenden ROM-Adreßbereich müssen beide EPROMs dieselbe Größe haben.

Rom Fitting Guide



32polige ROMs sollten die Buchse ganz füllen und wie im Diagramm, Standardjumperposition' ausgerichtet werden.

28polige ROMs sollten nur in einem Teil der Buchse installiert werden, siehe oben.

LK13. INT3-Quellenwahl (2 Jumper von 2)

LK13	Funktion
A	STEbus TFRERR*
+B	PC/104 IRQ7

LK14. Überwachungsquellenwahl

LK14	Funktion
+A	Überwachungsabfrage wird von BCLK angetrieben (d.h. gesperrt)
B	Überwachungsabfrage wird von 188EB Anschluß 2 bit 3 angetrieben (d.h. freigegeben)

LK15. Quellenwahl Taktgeber 1

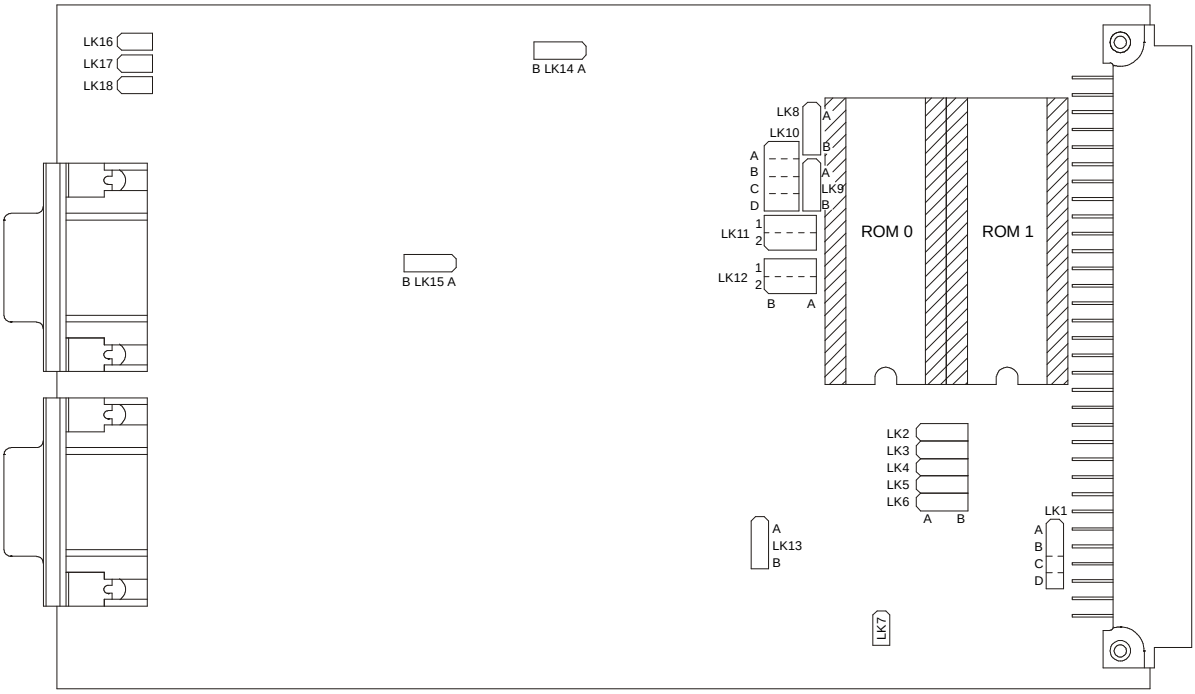
LK15	Funktion
A	Quelle Timer1 (Zeitgeber1) wird von Ausgang Timer0 angetrieben (Kaskadenschaltung)
+B	Quelle Timer1 (Zeitgeber1) wird von einer externen Quelle angetrieben

LK16. Run Mode Select (Laufmoduswahl)

Wählt, ob der Prozessor die Monitorsoftware oder den Anwendungscode des Benutzers nach dem Einschalten oder Rücksetzen fährt. Anwendungscode muß so eingestellt werden, daß er mit C0000H (niedrigste EPROM-Speicheradresse) zu laufen beginnt.

LK16	Funktion
Auslassen	Anwendung läuft ab Speicheradresse C0000H
+Einsetzen	Monitorsoftware läuft

Konfiguration des Benutzers



Abschnitt 4. Verwendung der TARGET188EB

Programmierbarer Speicher und I/O-Abbildung

Die TARGET188EB weist ein sehr flexibles System für die Plazierung ihres eigenen Speicherplatzes, der Peripherie und der Erweiterungsbusse in ihrem Speicher und den I/O-Abbildungen auf. Der Prozessor 188EB hat acht Ausgänge, die 'general chip selects' (allgemeine Chipfreigaben) genannt werden, und zwar GCS0 to GCS7. Diese Ausgänge können programmiert werden, so daß sie über einen Speicherbereich oder I/O-Adressbereich aktiv werden, oder sie können verwendet werden, um an die 188EB angeschlossene Geräte zu aktivieren. Die folgende Tabelle zeigt, wie die Chipfreigaben von der TARGET188EB mit dem Standardadressbereich verwendet werden, der durch den Monitor nach der Initialisierung programmiert wird.

188EB Chipfreigabe	Verwendung der Chipfreigabe, TARGET188EB	Standardadressbereich
GCS7	greift auf STEbus zu	nicht programmiert oder freigegeben
GCS6	greift auf STEbus zu	nicht programmiert oder freigegeben
GCS5	greift auf STEbus zu	nicht programmiert oder freigegeben
GCS4	greift auf STEbus zu	nicht programmiert oder freigegeben
GCS3	Parallelport	nicht programmiert oder freigegeben
GCS2	SVIF1-Port	FC0C-FC0F
GCS1	85C230 SCC Interrupt-Quittierung	nicht programmiert oder freigegeben
GCS0	85C230 SCC	nicht programmiert oder freigegeben

Jeder CPU-Zugriff auf eine Adresse, die nicht durch GCS0, GCS1, GCS2, GCS3, UCS (ROM-Bereich auf der Platine) oder LCS (RAM-Bereich auf der Platine) abgedeckt ist, wird automatisch an den PC/104-Bus geleitet. Platinen, die den STEbus verwenden, können auf Peripheriekarten im PC/104 und auch im STEbus zugreifen. Der STEbus ist ein nicht standardgemäßer Erweiterungsbus. Wie in der obigen Tabelle gezeigt, können 188EB-Chipfreigaben GCS4, GCS5, GCS6 und GCS7 verwendet werden, um CPU-Zugriffe, die normalerweise zum PC/104-Bus gehen würden, stattdessen auf den STEbus-Erweiterungsbus zugreifen zu lassen.

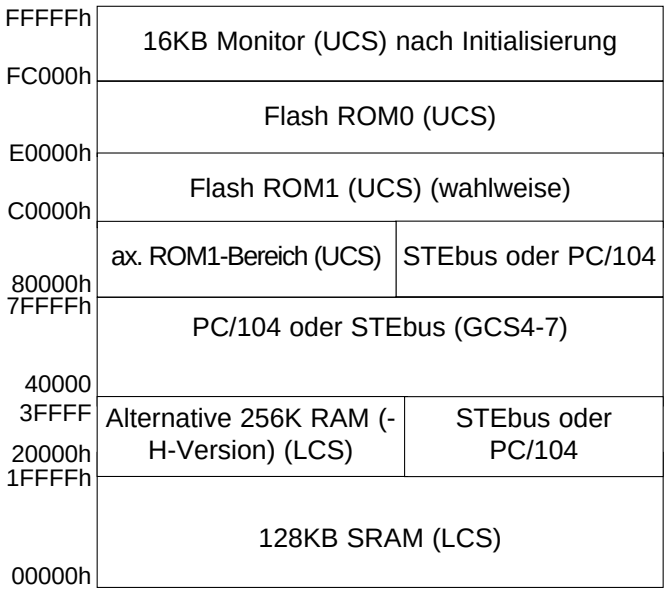
Dieses Beispiel verdeutlicht den Einsatz von GCS3 bis GCS6. Die Monitorsoftware stellt TARGET188EB so ein, daß der Speicherbereich von 20000h (128K RAM) oder 40000h (256K RAM) bis 7FFFFh standardmäßig zum PC/104-Bus geleitet wird. Der Benutzer hat eine STEbus-Speicherkarte, die im Speicheradreßbereich 60000 bis 6FFFFh existiert. Von GCS4 bis GCS7 kann alles programmiert werden, um den Bereich von 60000 bis 6FFFFh abzudecken, und CPU-Zugriffe auf jede Adresse in diesem Bereich werden dann zum STEbus anstelle von PC/104 umgeleitet.

GCS4, GCS5, GCS6 und GCS7 können sehr flexibel programmiert werden, um mehrere 'Löcher' im PC/104-Speicher oder I/O-Raum zu erzeugen, die zum STEbus weisen.

Die mit dem Entwicklungssatz mitgelieferte Platinensoftwarebibliothek unterstützt die Programmierung aller 188EB-Chipfreigaben vollständig.

Programmieren der Chipfreigaben, die den Zugriff auf EPROM, Speicher und I/O kontrollieren, kann auch eingesetzt werden, um diese platinenintegrierte Peripherie in der Adressabbildung zu verschieben; vgl. Anhang C - Weitere Informationen.

Speicherabbildung



Speicherabbildung nach dem Einschalten/Rücksetzen

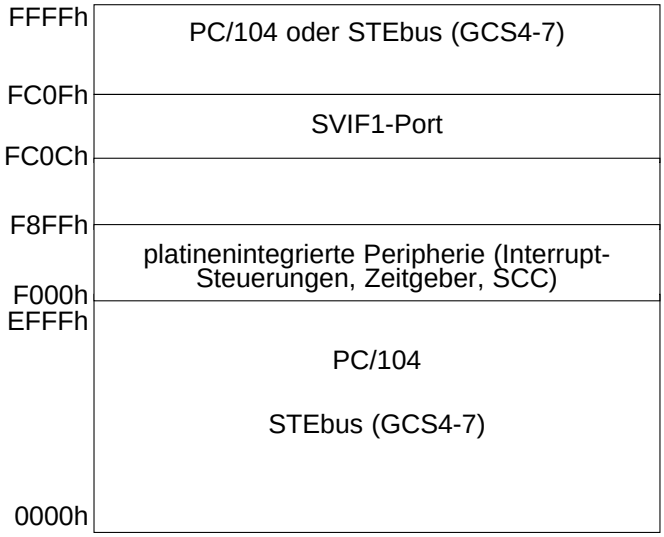
Nach dem Rücksetzen ist die obere Chipfreigabe (UCS) mit dem oberen 1KB-Speicheradressraum als Adressblock freigegeben. Dadurch kann das Urladeüberwachungsprogramm vom oberen Ende des Speichers laufen. Das UCS-Register wird dann durch die Monitorsoftware programmiert, um die ROM-Chipfreigaben an den Adressen zwischen C0000h und FFFFFh (256KB) festzulegen.

Der Status von LK16 sagt dem Monitor, ob er selbst oder ob der Anwendungscode des Benutzers laufen soll. Der Anwendungscode muß immer mit Adresse C000 (unteres ROM-Ende) beginnen. Wenn das ROM einen so großen Teil des Speichers besetzt, können Bereiche des Speichers, die von PC/104- oder STEbus-Peripheriekarten benötigt werden, überlagert werden. Wenn dies der Fall ist, kann der Anwendungscode so geschrieben werden, daß er die Startadresse der UCS neuprogrammiert, während er läuft, und so effektiv die Größe des ROM begrenzt. Der Code ist so zu schreiben, daß er in den verkleinerten ROM-Bereich springt und dann die UCS für die neue Größe programmiert.

Der Speicherbereich zwischen dem unteren ROM-Ende und dem oberen Ende des Haupt-RAM (Speicherplatz durch LCS gewählt) wird automatisch auf den PC/104-Bus abgebildet. GCS4-7 kann für Direktzugriffe auf den STEbus programmiert werden.

Hinweis: Wenn die Monitorsoftware auf Platinenvarianten mit 256KB RAM läuft, sind die zusätzlichen 128KB RAM erst dann zugänglich, wenn Chipfreigabe LCS neu programmiert wird.

I/O-Abbildung



Platinenintegrierte Kontrollregister

SVIF1-Portregister

Der SVIF1-Port nimmt 4 Bytes I/O-Raum ein.
Die Standardbasisadresse des SVIF1-Ports unter der Monitorsoftware ist I/O FC0Ch.

A1	A0	Funktion
1	**1**	**Daten Kanal A**
1	**0**	**Daten Kanal B**
0	**1**	**Steuerung Kanal A**
0	**0**	**Steuerung Kanal B**

Löschen eines Bus-Timeout

Ein Lesevorgang vom I/O-Adressbereich für Chipfreigabe GCS3 (Parallel-Port) löscht einen Bus-Timeout, wenn Adressleitungen A0 und A1 im H-Zustand sind.

Benutzerjumper und LEDs

Die TARGET188EB hat zwei Benutzerjumper und zwei Benutzer-LEDs und einen Jumper, der festlegt, ob die Monitorsoftware oder der Anwendungscode nach dem Einschalten oder Rücksetzen läuft. Diese Jumper und LEDs sind direkt an die Stifte des integralen Parallel-Ports des 188EB-Prozessors, wie folgt, angeschlossen:

Jumper

Bezeichnung	188EB-Parallel-Port
LK16	Port P2 bit 2 (dieser Jumper wird für die Wahl des Laufmodus durch den Monitor verwendet)
LK17	Port P2 bit 4
LK18	Port P2 bit 5

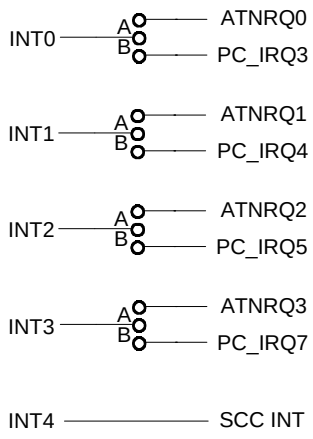
LEDs

Bezeichnung	188EB-Parallel-Port
D2 (rot)	Port P2 bit 7
D3 (grün)	Port P2 bit 6

Die C-Bibliotheksroutinen, die mit der TARGET188EB mitgeliefert werden, unterstützen die Konfigurierung dieser Peripherieeinrichtungen und den Zugriff darauf. Intels Software ApBUILDER, die ebenfalls mit der Platine mitgeliefert wird, ermöglicht es dem Benutzer, die Ports auf einer niedrigeren Softwarestufe einzurichten und darauf zuzugreifen.

Interrupt-Zuordnungen

Interrupts von STEbus, PC/104 und der platinenintegrierten Peripherie werden der einfacheren Konfiguration halber über Jumper an die Leitungen 188EB INT4-0 geleitet. Die Jumperauslegung wird unten gezeigt:



STEbus-Interrupts werden pegelgesteuert. Die 188EB-Platinenperipherie kann so konfiguriert werden, daß sie flanken- oder pegelgesteuerte Interrupts verwendet.

Hinweis: Es ist zu beachten, daß die Platine Interrupts nur auf STEbus ATNRQ0, ATNRQ1*, ATNRQ2* oder ATNRQ3* empfangen kann. ATNRQ4-7* sind nicht an die Platine angeschlossen.*

Paralleler I/O-Port

Um diese Platineneinrichtung zu verwenden, muß GCS3 für den Adreßbereich programmiert werden, in dem der Benutzer den parallelen I/O-Port anlegen möchte.

Durch diese Chipfreigabe werden drei digitale TTL 8-bit I/O-Ports abgedeckt.

1 digitaler I/O-Port

1 digitaler Eingabeport

1 digitaler Ausgabeport

Um auf den Ausgabeport zuzugreifen, müssen A1 und A0 ‘0’ sein.

Um auf den Eingabeport zuzugreifen, ist A1 ‘0’ und A0 ist ‘1’.

Um auf den I/O-Port zuzugreifen, ist A1 ‘1’ und A0 ist ‘0’.

Wenn ein Lesevorgang vom in GCS3 eingestellten I/O-Adressbereich ausgeführt wird und A1 und A0 ‘1’ sind, wird dadurch ein Bus-Timeout gelöscht.

STEbus-Unterstützung

Die TARGET188EB entspricht der Spezifikation STEbus IEEE1000.

PC/104-Unterstützung

Die TARGET188EB entspricht Version 2.3 der PC/104-Spezifikation. Sie unterstützt Speicher- und I/O-Lese-und-Schreibvorgänge als einzige Hauptplatine für 8-bit PC/104-Peripheriekarten. Er unterstützt keine DMA- oder anderen PC/104-Hauptplatinen im selben Modulstapel.

Batteriepufferung

Die TARGET188EB unterstützt Batteriepufferung ihres Hauptsystem-SRAM über Leitung +VSTBY im STEbus oder über Stift 1 des Stromanschlusses PL4.

Wenn der STEbus verwendet wird, sollte eine Stromquelle von +5V zwischen +VSTBY (positiver Pol) und GND (Erde - negativer Pol) an der STEbus-Rückwand angeschlossen werden.

Wenn die Platine als Einplatinenrechner verwendet wird, ist eine Stromquelle von +5V zwischen Stift 1 (positiver Pol) und Stift 6 (negativer Pol) von PL4 anzuschließen.

Der Batteriepufferstrom ist ca. 140uA.

Dienstprogrammdisketten

Die Monitordiskette TARGET188EB enthält vier Dateien:

TMON188.C Quellcode der Monitorsoftware

TMON188.BIN Assemblierter Code der Monitorsoftware

BIN2HEX.EXE Dienstprogramm zur Umwandlung von Binärdateien in Intel-Hex-Format, so daß sie mit dem installierten Monitor geladen werden können.

TMON188.EPR .EPR-Datei für 27C010

Das Benutzerhandbuch für die Monitorsoftware befindet sich im Lieferumfang des Entwicklungssatzes.

Der nächste Schritt

Die installierte Monitorsoftware ermöglicht es dem Benutzer, sich mit den Grundeinrichtungen der Platine vertraut zu machen. Arcom stellt eine Reihe von Optionen bereit, die dem Benutzer dabei helfen, die Einrichtungen der TARGET188EB bei der Entwicklung von Anwendungscode voll zu nutzen.

Eine in C verfaßte Dienstprogrammbibliothek für die Platine wird mit dem Entwicklungssatz mitgeliefert. Sie enthält Routinen, mit denen Anwendungscode leicht erstellt und die installierte Peripherie, wie Interrupt-Steuerung, CPU-programmierbare Chipfreigaben, serielle Kommunikationskanäle, Überwachungszeitgeber, Zähler/Zeitgeber, Benutzerjumper und LEDs, kontrolliert werden kann. Für Benutzer, die diese Routinen nicht verwenden möchten, führt Anhang D - Bibliographie die Datenblätter für die platinenintegrierte Peripherie auf.

Eine Kopie der Intel-Software ApBUILDER wird mit dem Entwicklungssatz mitgeliefert. Diese ermöglicht es dem Benutzer, die platinenintegrierte Peripherie der 188EB zu konfigurieren und Codeblöcke in Assembler oder C zu erzeugen, um diese einzurichten.

SourceVIEW, eine preiswerte Lösung für Codeentwicklung und -debugging für die TARGET188EB, wird mit dem Entwicklungssatz TARGET188EB mitgeliefert. Die Platine wird mit dem ‚Fern'-Zielteil des Systems in ein Flash EPROM an Platinenadresse C000H programmiert geliefert. Dies läuft, wenn Jumper LK16 vor dem Einschalten/Rücksetzen abgenommen wird. Wenn der Hostteil des SourceVIEW-Systems auf einem PC/AT-kompatiblen Computer läuft, kann eine komplette Umgebung zum Austesten des Quellcodes schnell erstellt werden. Weitere Informationen können Sie dem SourceView-Handbuch entnehmen, das mit dem Entwicklungssatz mitgeliefert wird.

Arcom kann eine Reihe von anderen Werkzeugen für die Entwicklung von Quellcode und das Austesten und auch Echtzeit-Betriebssysteme und Entwicklungswerkzeuge liefern. Setzen Sie sich für weitere Informationen mit Arcom in Verbindung.

Abschnitt 5. Fehlersuche

Problem	Lösungsvorschläge
• Keine Bereitschafts anzeige auf dem Terminal, wenn SVIF1 läuft	• Wurde der Anschluß an den korrekten COM-Anschluß vorgenommen. • Befinden sich die Jumper in den Standardpositionen, insbesondere LK16 (sollte eingesetzt sein)? • Baudrate, Stoppbits und Parität des Terminals überprüfen. • Liegt an der Platine Strom an - die rote LED sollte leuchten.
• Kein Zugriff auf STEbus-Peripheriekarte	• Wird SYSRST* beim Einschalten von nur einer Platine im System angesteuert? • Wird SYSCLK von einer Platine im System angesteuert? • Steht der STEbus-Adressbereich, auf den zugegriffen wird, außerhalb der Platine zur Verfügung (wird er durch einen der platinenintegrierten Speicher oder allgemeine Chipfreigaben abgedeckt)? • Ist mindestens eine der allgemeinen Chipfreigaben GCS4-7 eingerichtet worden, um den gewünschten Adreßbereich abzudecken?
• Kein Zugriff auf PC/104-Peripheriekarte	• Steht der Adreßbereich, auf den zugegriffen wird, dem PC/104-Bus zur Verfügung - wird er durch eine der platinenintegrierten allgemeinen Chipfreigaben abgedeckt (GCS0-7)? • Ist die PC/104-Karte korrekt in die Zielplatine eingesteckt?

Anhang A. Technische Daten

Mikroprozessor	Intel 80188EB
Geschwindigkeit	25MHz
Speicher	Buchsen halten bis zu 512KB ROM (8-bit breit, zwei Wartezustände), die oberen 16KB sind durch die Monitorsoftware besetzt. 5V Flash-EPROMs können auf der Platine programmiert werden. Hauptsystem-SRAM 128KB oder 256KB (8-bit breit, ein Wartezustand)
Peripherie	1 x 85230 SCC RS232 serieller Kommunikationsport (120 KBaud max.) mit RX, TX, CTS, RTS, DSR, DTR, DCD und RI Arcoms SVIF-Debugging-/Entwicklungsport Überwachungszeitgeber, auf 1200 ms eingestellt, erzeugt die CPU-Rücksetzung (Jumper wählbar) 3 Zähler/Zeitgeber, max. Zählerintervall 1 s. Jeder Zähler kann einen Interrupt auf einer gemeinsamen Interruptleitung generieren. 24-bit paralleler I/O-Port zwei Benutzer-LEDs zwei Benutzerjumper plus Jumper für Monitor/Anwendung ausführen Stromüberwachung erzeugt eine CPU-Rücksetzung, wenn der +5V-Anschluß unter 4,62V +/- 0,12V fällt. Anschluß für Rücksetztaste
Erweiterung	STEbus mit IEEE1000-kompatiblem Master-Modus, PC/104, kompatibel mit Version 2.3, nur 8 bit. Betriebsarten DMA und MASTER* werden nicht unterstützt.
Temperatur	Betrieb: 0 bis 55°C Lagerung: 0 bis 70°C
Luftfeuchtigkeit	10% bis 80% (nicht kondensierend)
Strom	+5V bei 810mA, typisch +12V und -12V zu PL1, PL4, PL6 und PL7, aber wird nicht von der Platine verwendet
Batterie	Extern +3,6V bei 5uA
Maße	160mm x 100mm
Gewicht	140g (TARGET188EB) 160g mit 2x 128K EPROMs eingebaut
mittlerer Ausfallabstand	320.000 Stunden

Anhang B. Anschlüsse

PL1 - STEbus-Anschluß

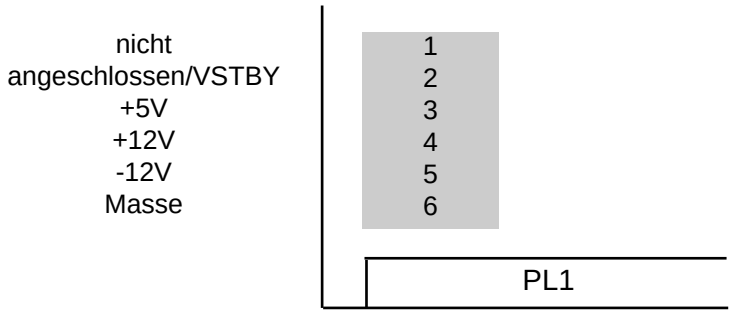
64-poliger Standard-Winkelstecker nach DIN41612 mit Reihen a & c. Stiftanordnung entsprechend der Spezifikation IEEE1000.

PL1

Masse	a1	c1	Masse
+5V	a2	c2	+5V
D0	a3	c3	D1
D2	a4	c4	D3
D4	a5	c5	D5
D6	a6	c6	D7
A0	a7	c7	Masse
A2	a8	c8	A1
A4	a9	c9	A3
A6	a10	c10	A5
A8	a11	c11	A7
A10	a12	c12	A9
A12	a13	c13	A11
A14	a14	c14	A13
A16	a15	c15	A15
A18	a16	c16	A17
CM0	a17	c17	A19
CM2	a18	c18	CM1
ADRSTB*	a19	c19	Masse
DATACK*	a20	c20	DATSTB*
TRFERR*	a21	c21	Masse
ATNRQ0*	a22	c22	SYSRST*
ATNRQ2*	a23	c23	ATNRQ1*
nicht angeschlossen	a24	c24	ATNRQ3*
nicht angeschlossen	a25	c25	nicht angeschlossen
Masse	a26	c26	nicht angeschlossen
nicht angeschlossen	a27	c27	nicht angeschlossen
nicht angeschlossen	a28	c28	nicht angeschlossen
STECLK	a29	c29	+VSTBY
-12V	a30	c30	+12V
Masse	a31	c31	+5V
Masse	a32	c32	Masse

PL4 - externer Stromanschluß

Kombischraubklemmenanschluß Phoenix MCV Serie Zwei. Stiftanordnung:



PL2 - Anschluß für Entwicklungsschnittstellenmodul SVIF1

Masse	1	2	Masse
/RD	3	4	/WR
D0	5	6	D1
D2	7	8	D3
D4	9	10	D5
D6	11	12	D7
A0	13	14	A1
/CS	15	16	/SVINT
nicht angeschlossen	17	18	CLK
+5V	19	20	+5V

PL5 - Programmieranschluß ispLSI - NICHT VERWENDEN

10-poliger Anschluß mit 2mm Raster und folgender Stiftanordnung:

Masse	1	2	ISPSDO
/ISPEN	3	4	ISPMODE
ISPSDI	5	6	ISPSCK
nicht angeschlossen	7	8	nicht angeschlossen
+5V	9	10	Masse

PL6 - paralleler I/O- und Zähler-/Zeitgeberanschluß

F + 5	49	50	F + 5
F -12	47	48	F + 12
CT0IN	45	46	CT1IN
	43	44	
FGND	41	42	
CT0OUT	39	40	CT1OUT
SCU0RX	37	38	
SCU0TX	35	36	/SCU0CTS
	33	34	
FGND	31	32	
I/O 7	29	30	I/O 8
I/O 5	27	28	I/O 6
I/O 3	25	26	I/O 4
I/O 1	23	24	I/O 2
FGND	21	22	
IN7	19	20	IN8
IN5	17	18	IN6
IN3	15	16	IN4
IN1	13	14	IN2
FGND	11	12	ILE
OUT7	9	10	OUT8
OUT5	7	8	OUT6
OUT3	5	6	OUT4
OUT1	3	4	OUT2
FGND	1	2	FGND

***Hinweis**: Bei der Entwicklung von Target188EB stellte es sich heraus, daß die 50-poligen IDC-Anschlüsse einiger Hersteller die PC/104-Karten blockieren (auch wenn die Zugentlastung entfernt wird), wenn sie für I/O-Anschlüsse eingesetzt werden. Die folgenden Anschlüsse wurden ohne Probleme mit diesen Platinen verwendet:*

Harting - Teil-Nr. 0918-550-6813

2E - Teil-Nr. 517-095-009-050

BERG - Teil-Nr. 77336-050

Andere können auch zufriedenstellen sein, aber wir können nicht garantieren, daß sie passen.

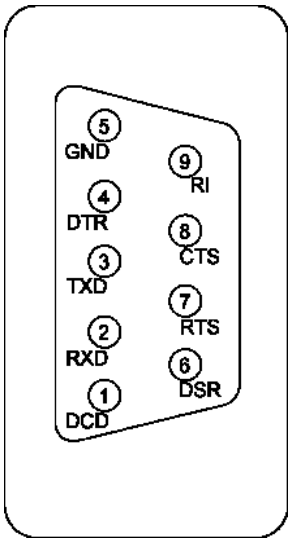
PL7 - Anschlüsse PC/104

Ein 64-poliger nicht-durchgehender Buchsenanschluß mit 0,1-Zoll-Raster. Stiftauslegung und Anordnung entsprechend Version 2.3 der PC/104-Spezifikation.

nicht angeschlossen	A1	B1	Masse
D7	A2	B2	RESET
D6	A3	B3	+5
D5	A4	B4	nicht angeschlossen
D4	A5	B5	nicht angeschlossen
D3	A6	B6	nicht angeschlossen
D2	A7	B7	-12
D1	A8	B8	ENDXFR*
D0	A9	B9	+12
IOCHRDY	A10	B10	nicht angeschlossen
AEN (Masse)	A11	B11	SMEMW*
A19	A12	B12	SMEMR*
A18	A13	B13	IOW*
A17	A14	B14	IOR*
A16	A15	B15	pull-up
A15	A16	B16	nicht angeschlossen
A14	A17	B17	pull-up
A13	A18	B18	nicht angeschlossen
A12	A19	B19	pull-up
A11	A20	B20	SYSCLK
A10	A21	B21	IRQ7
A9	A22	B22	IRQ6
A8	A23	B23	IRQ5
A7	A24	B24	nicht angeschlossen
A6	A25	B25	nicht angeschlossen
A5	A26	B26	pull-up
A4	A27	B27	nicht angeschlossen
A3	A28	B28	BALE
A2	A29	B29	+5
A1	A30	B30	OSC
A0	A31	B31	Masse
Masse	A32	B32	Masse

PL8 und PL9 - serielle RS232-Anschlüsse

Zwei 9-polige D-Stecker. Stiftanordnung:



PL3 - Rücksetztaste

2-poliger Dubox-Verteilerkanal

Masse	1
RST_IN	2

Entwicklungsschnittstellenmodul SVIF1, PL2

10-poliger IDC-Flachkabelverteilerkanal für CAB-SVIF1 im Entwicklungssystem.

Kanal A TX	1	2	Kanal A RX
Kanal A RTS	3	4	Kanal A CTS
Masse	5	6	Masse
Kanal B CTS	7	8	Kanal B RTS
Kanal B RX	9	10	Kanal B TX

Anhang C. Weitere Informationen

STEbus und TARGET188EB

STEbus ist ein äußerst zuverlässiges 8-bit-Rückwandplatinensystem, das ideal für industrielle I/O-Anwendungen geeignet ist und leistungsstarke Einrichtungen für Mehrprozessorbetrieb und Interrupt-Behandlung bietet.

STEbus-Karten sind entweder als Busmaster oder Busslave klassifiziert. Ein Busmaster kann einen Bustransfer auslösen, während ein Slave nur reagieren kann. Im allgemeinen sind Busmaster CPU-Karten mit Zugriffsspeicher und untergeordneten I/O-Peripheriekarten. Einige Slaveboards weisen jedoch platinenintegrierte Mikroprozessoren auf.

STEbus-Master- und -Slavekarten können in jeden Steckplatz der STEbus-Rückwandplatine eingesteckt werden.

TARGET188EB kann nur als STEbus-Master arbeiten. Sie kann nicht in Multi-Mastersystemen verwendet werden, da sie keinen Zuteiler hat, der zwischen mehreren Mastern Zuordnungen treffen kann.

Das 16 MHz SYSCLK-Signal darf in STEbus-Systemen von nur einer Platine gesteuert werden.

Auf STEbus-Slaves wird einfach über den Speicher und I/O-Lese- und -Schreibbefehle vom Prozessor zugegriffen. Diese erzeugen Adresshinweissignale (ADRSTB*), Datenhinweissignale (DATSTB*), Befehlsänderungen (CM2 bis CM0), Adress- und Datensignale zum STEbus. Slave-Karten, die ihre Adresse für einen Transfer dekodieren, antworten mit einem Signal DATACK*, wenn sie Daten akzeptiert oder an den STEbus gesendet haben. Slave-Karten sollten entsprechend dem STEbus-Speicher oder dem zur Verfügung stehenden I/O-Platz der TARGET188EB konfiguriert sein. Es ist zu beachten, daß dann, wenn ein STEbus-Slave eine unveränderbare Adresse hat, der Speicher und die I/O-Abbildungen der TARGET188EB sehr flexibel sind und mit Hilfe der Register des 188EB-Prozessors neu konfiguriert werden können (vgl. Speicher und I/O-Abbildungen in Abschnitt 4 - Verwendung des TARGET188EB).

Der STEbus hat acht Interrupt-Anforderungsleitungen, ATNRQ7* bis ATNRQ0*. Diese werden normalerweise von Slave-Karten angesteuert, um eine Aktion von einem Master anzufordern. STEbus-Interruptleitungen sind pegelgesteuert, und Slave-Karten können Interruptleitungen miteinander teilen. Die TARGET188EB kann konfiguriert werden, ATNRQ3*, ATNRQ2*, ATNRQ1* und ATNRQ0* zu überwachen.

Alle Transfers über den STEbus werden durch eine Bus-Timeoutschaltung überwacht, die alle Zyklen beendet, die länger als 8µ dauern. Dies ist notwendig, da der Bus in dem Fall, daß keine Slave-Karte auf einen STEbus-Zyklus reagiert, unbegrenzt in diesem Buszyklus bleiben könnte. Die Bus-Timeoutüberwachung verhindert dies. Bus-Timeouts auf der TARGET188EB können wahlweise (durch Jumper) einen Interrupt zum 188EB-Prozessor erzeugen, um anzuzeigen, daß ein Transferproblem aufgetreten ist.

PC/104 und TARGET188EB

PC/104 ist eine kleinere Version des PC/AT-ISA-Bus (Normenentwurf IEEE P996) und ist für eingebettete Anwendungen konstruiert. TARGET188EB ist ein 8 bit PC/104-Masterkontroller. Sie ermöglicht 8-bit-Zyklen sowohl für den Speicher als auch die PC/104-I/O-Peripherie. Die PC/104-Schnittstelle der TARGET188EB ermöglicht den Einsatz von PC/104-Erweiterungskarten, um die Bustransfers mit Hilfe des IOCHRDY-Signals zu erweitern und die Standardzykluslänge mit ENDXFR* zu verkürzen.

Die PC/104-Schnittstelle der TARGET188EB unterstützt eine Untergruppe der PC/AT-Interrupts. Diese werden flankengesteuert.

Die PC/104-Schnittstelle der TARGET188EB weist keine Unterstützung für PC/104 DMA- oder MASTER*-Zyklen auf.

Es ist eine PC/104-Bustimeoutüberwachung vorhanden, die Buszyklen beendet, die durch IOCHRDY auf mehr als 16µs verlängert worden sind.

Wechselwirkung von STEbus und PC/104 mit TARGET188EB

TARGET188EB kann Zugriffe auf den Erweiterungsbus entweder an den STEbus oder den PC/104-Bus richten. Beim Einschalten ist der PC/104-Bus der Standardbus. Alle Zugriffe auf Adressen, die nicht durch einen der Bereiche der 188EB-Chipfreigabe abgedeckt sind (vgl. Abschnitt 4 - Verwendung der TARGET188EB), werden an den PC/104-Bus geleitet. Vier der 188EB-Chipfreigabeleitungen stehen der Anwendungssoftware frei zur Programmierung zur Verfügung (GCS7 bis GCS4). Wenn eine oder mehrere dieser Chipfreigaben für einen Speicher- (oder I/O-) Adressbereich programmiert werden, wird der Zugriff auf eine Speicher- (oder I/O-) Adresse in diesem Bereich automatisch an den STEbus geleitet. Die Verwendung dieser Chipfreigaben gibt dem Benutzer die Möglichkeit, PC/104-Karten und STEbus-Karten in der Adressenabbildung der TARGET188EB so zu mischen, daß sie für den Anwendungscode transparent sind.

Indem Register im 188EB-Prozessor verwendet werden, können die Adressbereiche geändert werden, die für die verschiedenen Platinenspeicher und die I/O-Peripherie verwendet werden. Das bedeutet, daß dann, wenn der Standardbereich einer platinenintegrierten Einrichtung mit einer Einrichtung auf dem STEbus oder dem PC/104-Bus kollidiert, die Chipfreigabe, die diese Einrichtung steuert, neu programmiert werden kann.

Die Programmierung der 188EB-Chipfreigaben wird in der mit der Platine mitgelieferten C-Platinenbibliothek voll unterstützt.

Anhang D. Bibliographie

Datenblatt Intel188EB eingebetteter Mikroprozessor

Intel-Bestell-Nr.: 272433-000

Benutzerhandbuch Intel188EB eingebetteter Mikroprozessor

Intel-Bestell-Nr.: 270830-003

Diese können bei den folgenden Intel-Unterlagenzentren bestellt werden:

Tel: 1-800-548-4725	U.S.A. und Kanada
Tel: 708-296-9333	U.S.A. (aus Übersee)
Tel: 44(0)1793-431155	Europa (GB)
Tel: 44(0)1792-421333	Deutschland
Tel: 44(0)1793-421777	Frankreich
Tel: 81(0)120-47-88-32	Japan (nur Fax)

Oder besuchen Sie die IntelWebseite: http://developer.intel.com/design/intarch/manuals/270830.htm

IEEE-Norm für eine 8-bit-Rückwandschnittstelle: STEbus ANSI/IEEE 1000-1987

The Institute of Electrical and Electronic Engineers Inc.
345 East 47th Street
New York NY 10017
USA
ISBN 1-55937-002-5

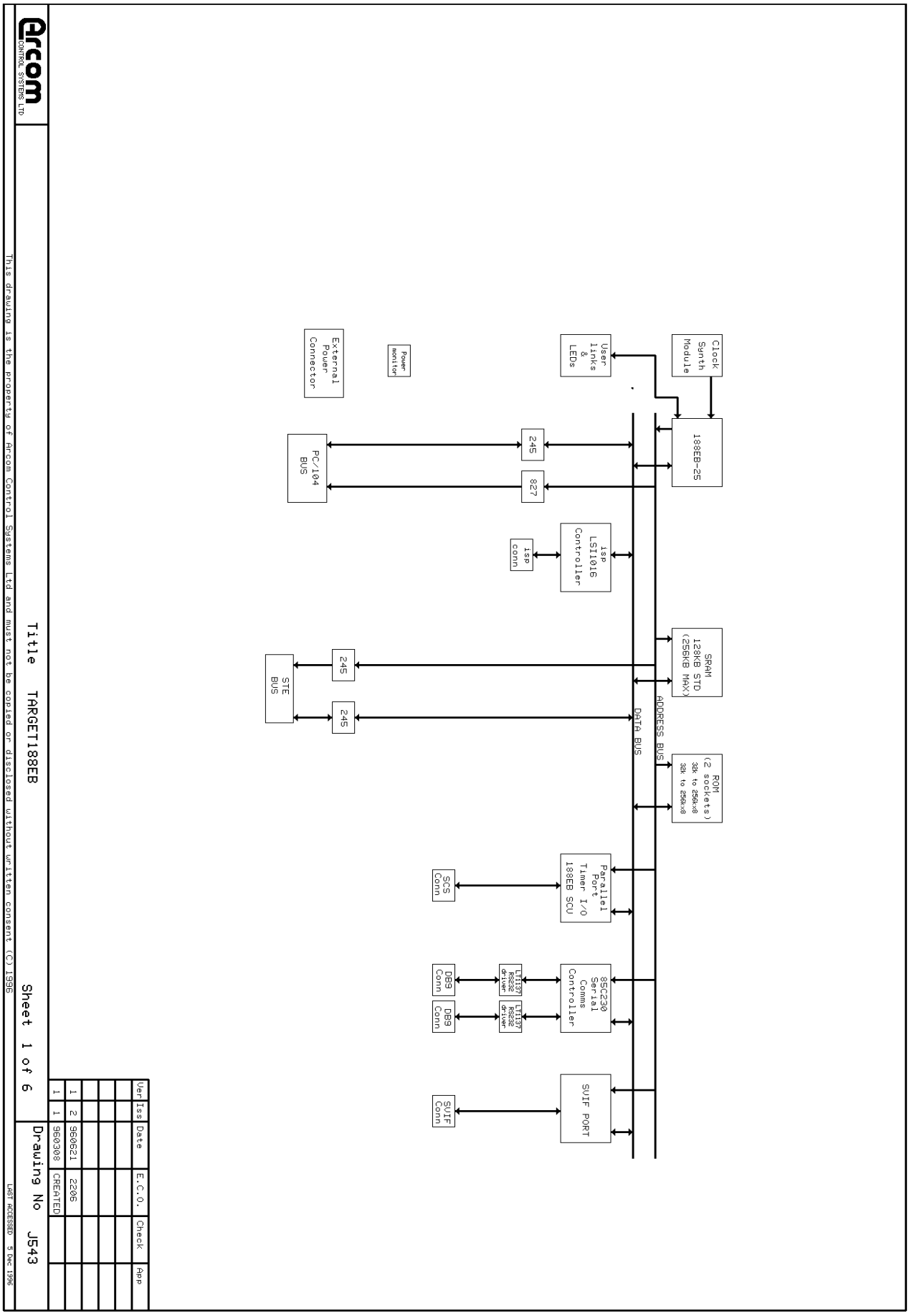
Technische Daten PC/104, Version 2.2

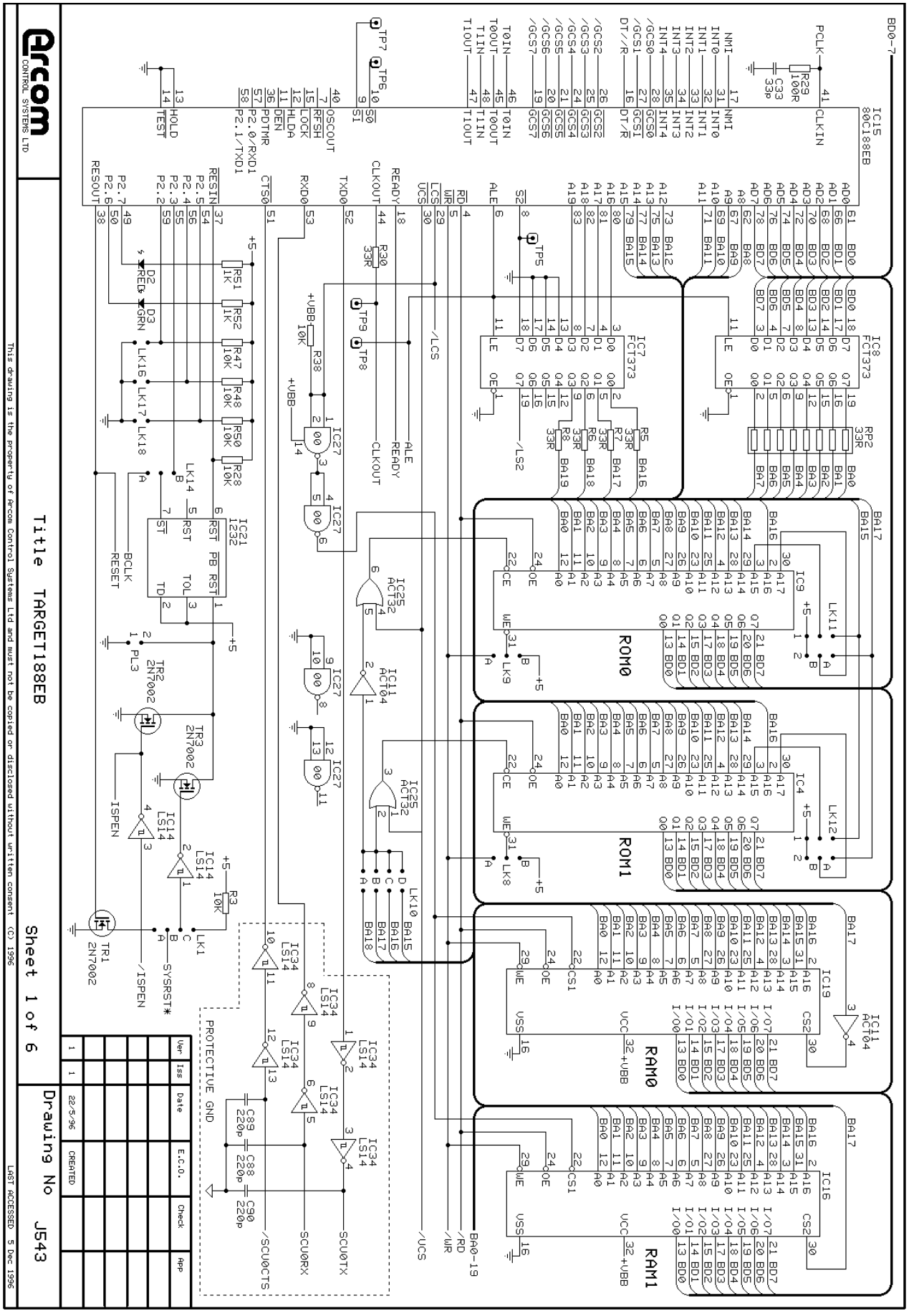
PC/104 Consortium
P.O. Box 4303
Mountain View
CA 94040
USA
Tel: 415-903-8304
Fax: 415-967-0995

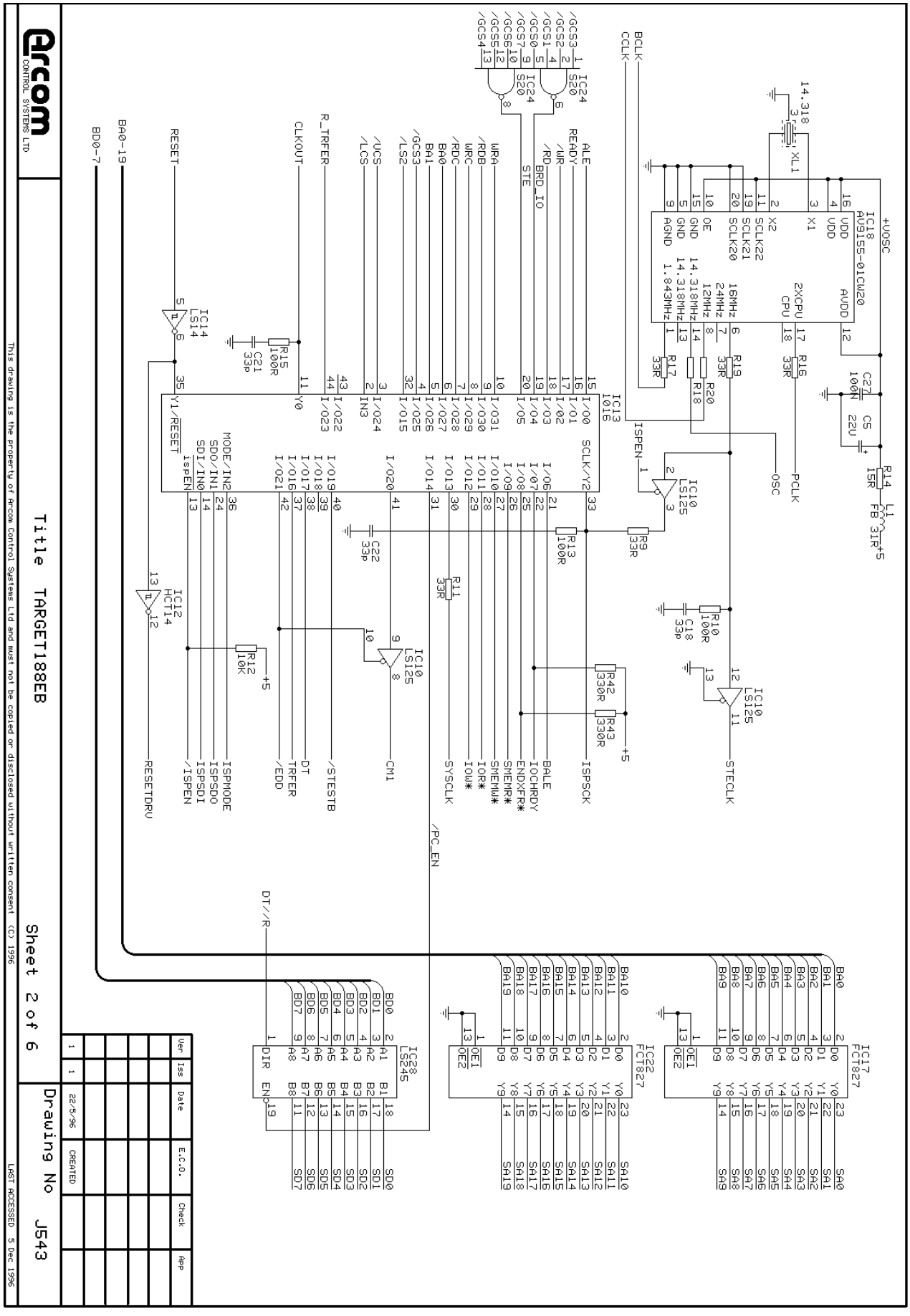
Normenentwurf IEEE P996

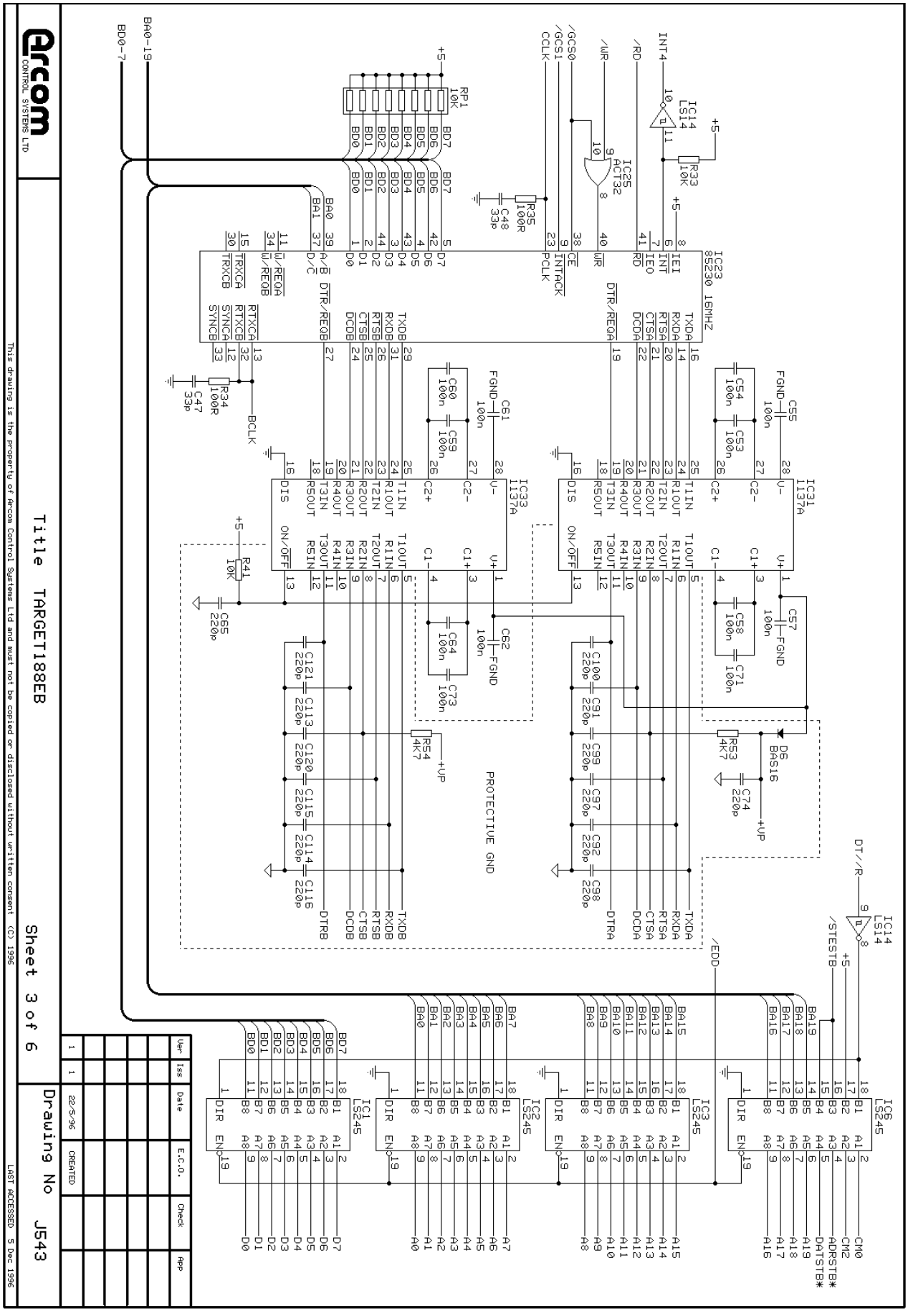
IEEE Standards Office
445 Hoes Lane
Piscataway
NJ 08854
USA

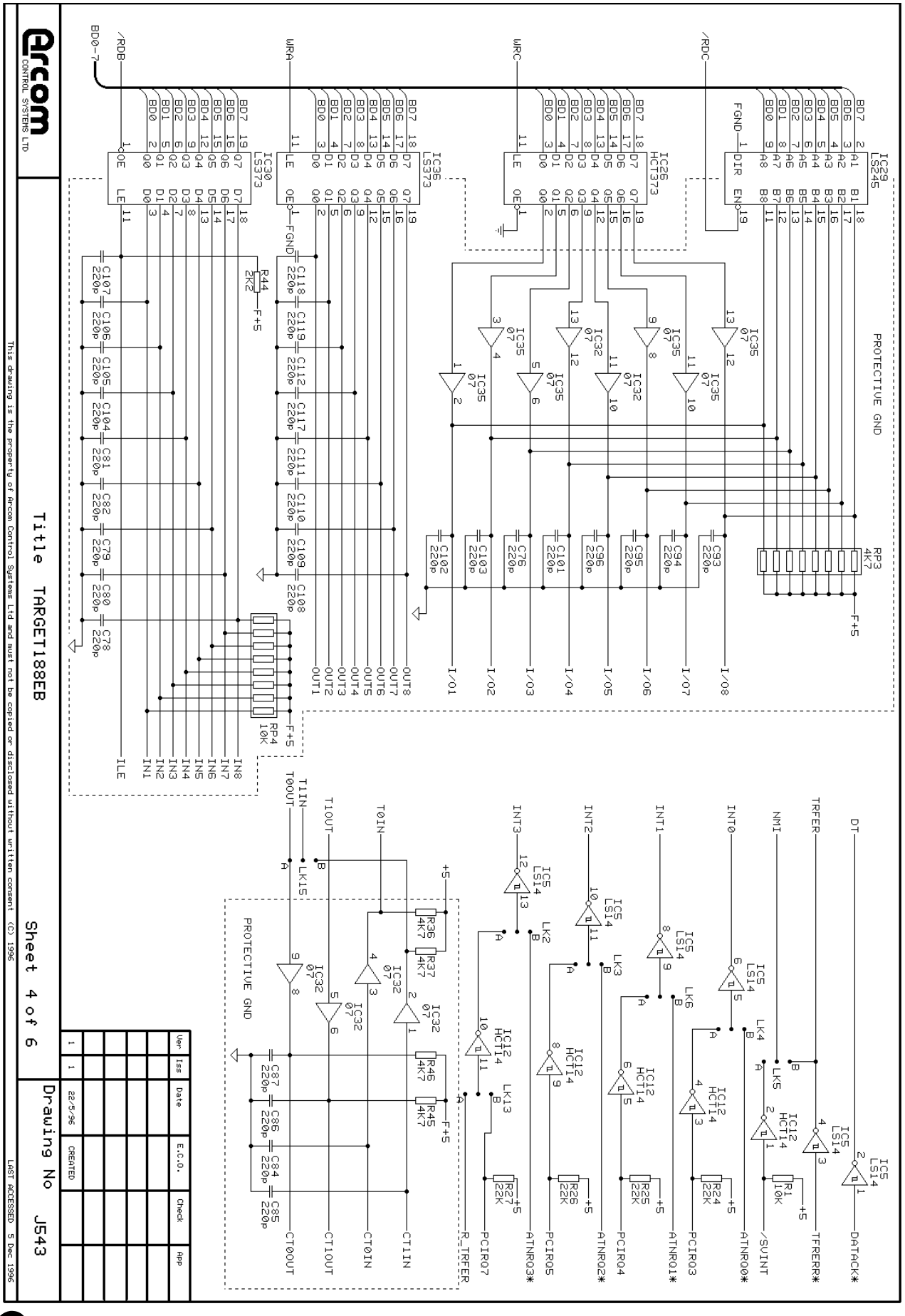
Anhang E. Änderungen der Produktausgabe

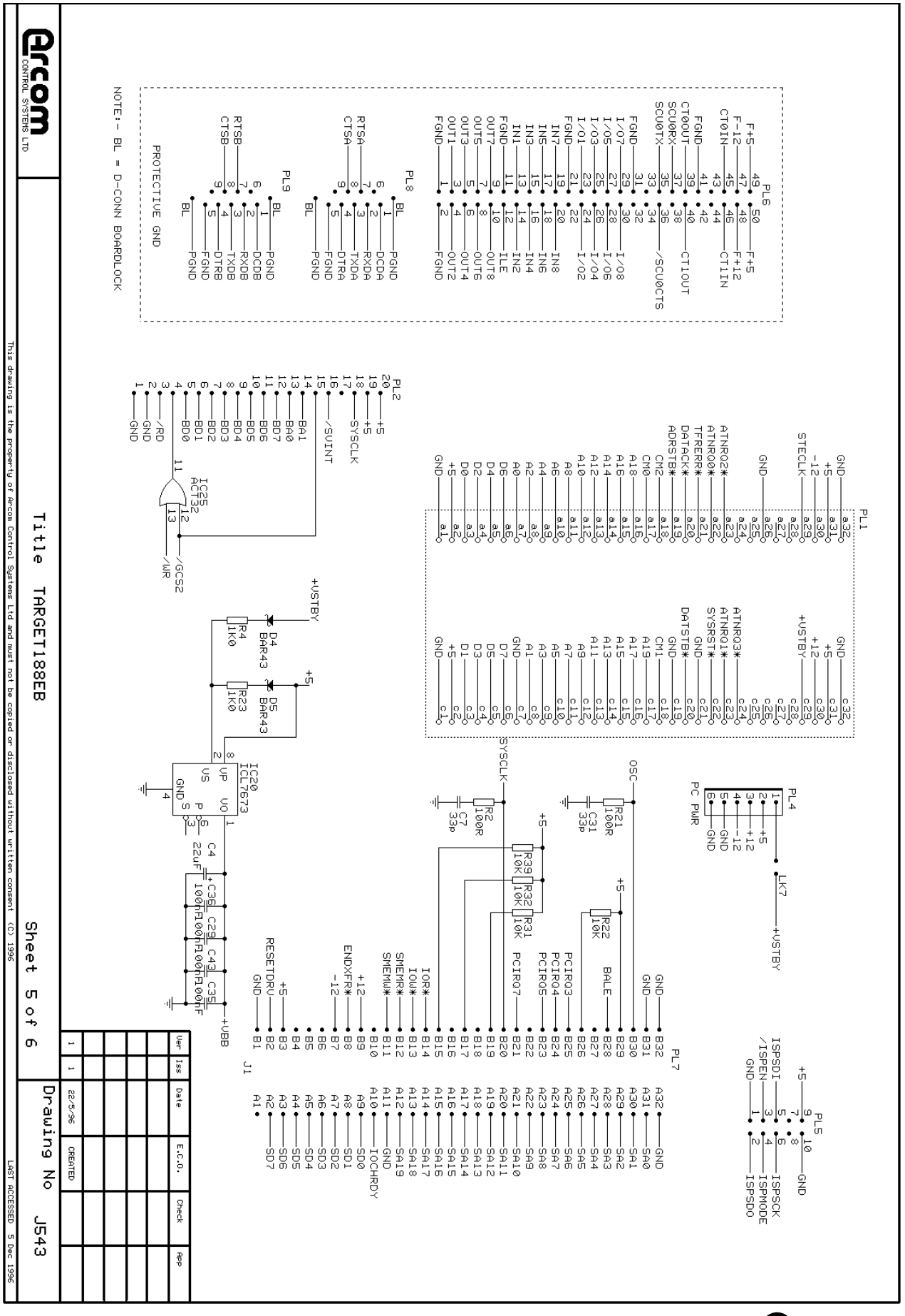


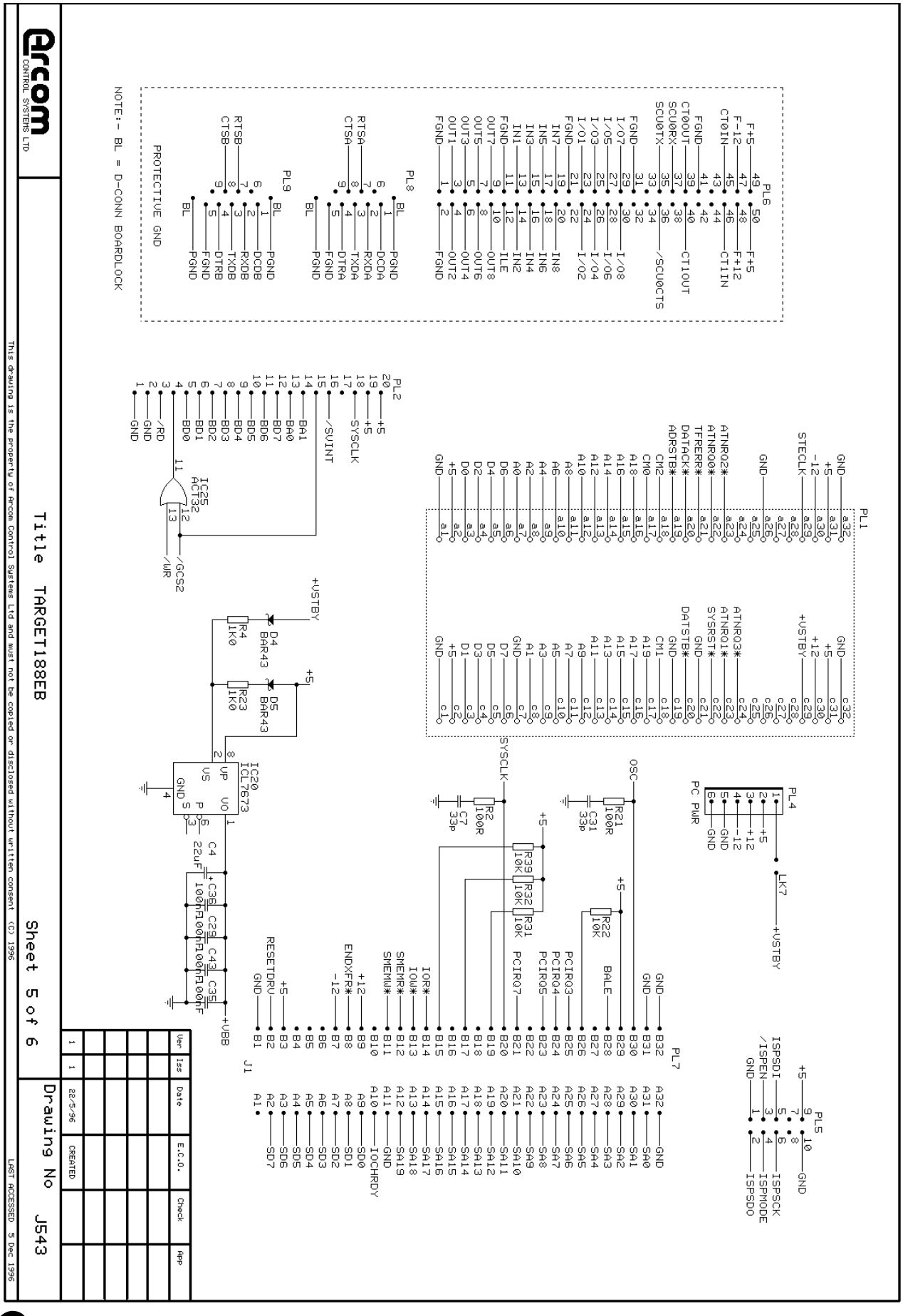

Arcom CONTROL SYSTEMS LTD
Title TARGET188EB
Sheet 1 of 6
Drawing No J543
This drawing is the Property of Arcom Control Systems Ltd and must not be copied or disclosed without written consent (C) 1996
LAST ACCESSED 5 Dec 1996
IC15 80C188EB
IC8 FCT373
IC7 FCT373
IC9
IC4
ROM0
ROM1
RAM0
RAM1
IC19
IC16
IC11 ACT04
IC25 ACT32
IC27
IC21 1232
IC14 LS14
IC34 LS14
TR1 2N7002
TR2 2N7002
TR3 2N7002
PROTECTIVE GND
Ver Iss 1 1
Date 22-5-96
CREATED
E.C.O.
Check
APP


Arcom CONTROL SYSTEMS LTD
Title TARGET188EB
Sheet 2 of 6
Drawing No J543
This drawing is the property of Arcom Control Systems Ltd and must not be copied or disclosed without written consent (C) 1996
LAST ACCESSED 5 Dec 1996
Ver Iss Date E.C.O. Check App
1 1 22-5-96 CREATED
+VOSC
IC18 AV9155-01CW20
VDD VDD AVDD X1 X2 SCLK22 SCLK21 SCLK20 OE GND GND GND AGND
2XCPU CPU
16MHz 24MHz 12MHz 14.318MHz 1.843MHz
14.318
XL1
C27 100N
C5 22U
R14 15R
L1 FB 31R
+5
R15 33R
R16 33R
R17 33R
R18
R19 33R
R20
PCLK
OSC
BCLK
CCLK
ISPEN
IC10 LS125
R9 33R
IC13 1016
I/O0 I/O1 I/O2 I/O3 I/O4 I/O5 I/O6 I/O7 I/O8 I/O9 I/O10 I/O11 I/O12 I/O13 I/O14 SCLK/Y2
ALE READY /WR /RD BRD_IO STE
/GCS3 /GCS2 /GCS1 /GCS0 /GCS7 /GCS6 /GCS5 /GCS4
IC24 S20
IC24 S20
WR /RDB WRC /RDC BA0 BA1 /GCS3 /LS2 /UCS /LCS IN3
I/O22 I/O23 I/O19 I/O18 I/O17 I/O16 I/O21 I/O20
R_TRFER
CLKOUT
Y0
Y1/RESET
ispEN
MODE/IN2 SDO/IN1 SDI/IN0
R13 100R
R10 100R
C18 33p
C21 33p
C22 33p
R11 33R
R12 10K
+5
IC14 LS14
IC12 HCT14
IC10 LS125
IC10 LS125
R42 330R
R43 330R
+5
RESET
BA0-19
BD0-7
BALE IOCHRDY ENDXFR* SMEMR* SMEMW* IOR* IOW* SYSCLK
ISPSCK
STECLK
/PC_EN
DT/R
/STESTB
CM1
DT
TRFER
/EDD
ISPMODE
ISPSDO
ISPSDI
/ISPEN
RESETDRV
IC17 FCT827
IC22 FCT827
IC28 LS245
BA0 BA1 BA2 BA3 BA4 BA5 BA6 BA7 BA8 BA9
BA10 BA11 BA12 BA13 BA14 BA15 BA16 BA17 BA18 BA19
BD0 BD1 BD2 BD3 BD4 BD5 BD6 BD7
SA0 SA1 SA2 SA3 SA4 SA5 SA6 SA7 SA8 SA9
SA10 SA11 SA12 SA13 SA14 SA15 SA16 SA17 SA18 SA19
SD0 SD1 SD2 SD3 SD4 SD5 SD6 SD7
DIR
OE1 OE2


Arcom CONTROL SYSTEMS LTD
Title TARGET188EB
Sheet 3 of 6
Drawing No J543
This drawing is the Property of Arcom Control Systems Ltd and must not be copied or disclosed without written consent (C) 1996
LAST ACCESSED 5 Dec 1996
Ver Iss Date E.C.O. Check App
1 1 22-5-96 CREATED
PROTECTIVE GND
IC23 85230 16MHZ
IC31 1137A
IC33 1137A
IC14 LS14
IC25 ACT32
IC6 LS245
IC3 LS245
IC2 LS245
IC1 LS245
RP1 10K
R33 10K
R35 100R
C48 33p
R34 100R
C47 33p
R41 10K
C65 220p
R53 4K7
C74 220p
R54 4K7
D5 BAS16
C54 100n
C53 100n
C55 100n
C57 100n
C58 100n
C71 100n
C60 100n
C59 100n
C61 100n
C64 100n
C73 100n
C62 100n
C100 220p
C91 220p
C99 220p
C97 220p
C92 220p
C98 220p
C121 220p
C113 220p
C120 220p
C115 220p
C114 220p
C116 220p
BA0-19
BD0-7
BCLK
/EDD
/STESTB
DT//R
ADRSTB*
DATSTB*
+VP
+5
FGND


Arcom CONTROL SYSTEMS LTD
Title TARGET188EB
Sheet 4 of 6
Drawing No J543
PROTECTIVE GND
IC29 LS245
IC26 HCT373
IC30 LS373
IC36 LS373
IC35 07
IC32 07
IC5 LS14
IC12 HCT14
RP3 4K7
RP4 10K
F+5
/RDC
WRC
WRA
/RDB
BD0-7
I/01
I/02
I/03
I/04
I/05
I/06
I/07
I/08
OUT1
OUT2
OUT3
OUT4
OUT5
OUT6
OUT7
OUT8
IN1
IN2
IN3
IN4
IN5
IN6
IN7
IN8
ILE
DT
TRFER
NMI
INT0
INT1
INT2
INT3
DATACK*
TFRERR*
/SVINT
ATNRQ0*
ATNRQ1*
ATNRQ2*
ATNRQ3*
PCIRQ3
PCIRQ4
PCIRQ5
PCIRQ7
R_TRFER
T0IN
T0OUT
T1IN
T1OUT
CT0IN
CT0OUT
CT1IN
CT1OUT
This drawing is the property of Arcom Control Systems Ltd and must not be copied or disclosed without written consent. (C) 1996
LAST ACCESSED 5 Dec 1996


Arcom CONTROL SYSTEMS LTD
Title TARGET188EB
Sheet 5 of 6
Drawing No J543
Iss 1
Date 22-5-96
CREATED
E.C.O.
Check
App
PL1
PL2
PL4
PL5
PL6
PL7
PL8
PL9
LK7
IC20 ICL7673
IC25 ACT32
D4 BAR43
D5 BAR43
R4 1K0
R23 1K0
R2 100R
R21 100R
R22 10K
R31 10K
R32 10K
R39 10K
C4 22uF
C7 33p
C31 33p
C29 100nF
C36 100nF
C43 100nF
C35 100nF
J1
PROTECTIVE GND
NOTE:- BL = D-CONN BOARDLOCK
PC PWR
/ISPEN
ISPSDI
ISPSCK
ISPMODE
ISPSDO
+VSTBY
SYSCLK
/SVINT
/GCS2
/WR
/RD
OSC
BALE
RESETDRV
IOCHRDY
IOR*
IOW*
SMEMR*
SMEMW*
ENDXFR*
PCIRQ3
PCIRQ4
PCIRQ5
PCIRQ7
+VBB
This drawing is the Property of Arcom Control Systems Ltd and must not be copied or disclosed without written consent (C) 1996
LAST ACCESSED 5 Dec 1996


Arcom CONTROL SYSTEMS LTD
Title TARGET188EB
Sheet 5 of 6
Drawing No J543
PL6
PL8
PL9
PROTECTIVE GND
NOTE:- BL = D-CONN BOARDLOCK
PL1
PL4
PC PWR
LK7
+VSTBY
PL5
ISPSDI
/ISPEN
ISPSCK
ISPMODE
ISPSDO
PL2
SYSCLK
/SVINT
/RD
/WR
/GCS2
IC25 ACT32
D4 BAR43
D5 BAR43
R4 1K0
R23 1K0
IC20 ICL7673
C4 22uF
C36 100nF
C29 100nF
C43 100nF
C35 100nF
+VBB
J1
PL7
OSC
R21 100R
C31 33p
R2 100R
C7 33p
R38 10K
R32 10K
R31 10K
R22 10K
BALE
PCIRQ3
PCIRQ4
PCIRQ5
PCIRQ7
IOR*
IOW*
SMEMR*
SMEMW*
ENDXFR*
RESETDRV
IOCHRDY
Ver
Iss
Date
E.C.O.
Check
App
CREATED
22-5-96
This drawing is the property of Arcom Control Systems Ltd and must not be copied or disclosed without written consent. (C) 1996
LAST ACCESSED 5 Dec 1996